



TITLE:

Impact of Bias Temperature Instability and Random Telegraph Noise on CMOS Logic Circuits(Abstract_要旨)

AUTHOR(S):

Matsumoto, Takashi

CITATION:

Matsumoto, Takashi. Impact of Bias Temperature Instability and Random Telegraph Noise on CMOS Logic Circuits. 京都大学, 2015, 博士(情報学)

ISSUE DATE:

2015-03-23

URL:

<https://doi.org/10.14989/doctor.k19137>

RIGHT:

許諾条件により本文は2016/03/22に公開; ©2012 IEEE, ©2013 IEEE, ©2014 IEEE, ©2011 Japan Soc. App. Phys., ©2012 Japan Soc. App. Phys., ©2013 Japan Soc. App. Phys.

(続紙 1)

京都大学	博士（情報学）	氏名	松本 高士
論文題目	Impact of Bias Temperature Instability and Random Telegraph Noise on CMOS Logic Circuits (バイアス温度不安定性とランダムテレグラフノイズがCMOS論理回路特性に及ぼす影響)		
(論文内容の要旨)			
<p>本研究は、集積回路の信頼性に影響を及ぼす要因としてバイアス温度不安定性とランダムテレグラフノイズを取り上げ、これらの要因がCMOS論理回路の動作特性に及ぼす影響を、試作回路の実測評価により明らかにしたものである。トランジスタの特性評価とともにリング発振回路の動作特性を評価し、集積回路の長寿命化や回路特性変動の低減化法についても検討を行ったものであり、7章から成っている。</p> <p>第1章は序論であり、半導体加工技術の微細化とそれに伴うLSI性能の変化、トランジスタの信頼性と微細化の関係など研究背景について述べている。</p> <p>第2章では、先端CMOSトランジスタの信頼性を劣化させる主要な要因としてバイアス温度不安定性およびランダムテレグラフノイズについて説明している。本研究の目的が、負バイアス温度不安定性の回復現象が動作特性に及ぼす影響を評価することと、ランダムテレグラフノイズがCMOS論理回路の遅延特性に及ぼす影響を評価する事であると述べている。</p> <p>第3章では、負バイアス温度不安定性によるトランジスタ電流特性の劣化と回復現象を評価している。負バイアス温度不安定性の評価には、しきい値電圧の測定とストレス印加を繰り返し行うMSM(Measure-Stress-Measure)法が一般に用いられる。しかし、MSM法により回復現象の評価を行う場合には、しきい値電圧を測定するためのゲート電圧印加により劣化が発生するという問題がある。そこで、トランジスタのゲートに電圧を加えない状態でのリーク電流を測定することによりしきい値電圧の回復量を評価する方法を提案している。微小なリーク電流の測定には長い測定時間が必要となることから、測定ノードに蓄えられている電荷を速やかに放電するための補助回路を備えた評価回路を新たに考案している。この回路を用いて高速に回復特性を測定することにより、測定遅延を400ナノ秒まで短縮することが出来ることや、400ナノ秒の間にも回復が始まっていることを述べている。</p> <p>第4章では、負バイアス温度不安定性の回復現象を利用してマルチコア集積回路の動作寿命を延長する方法を提案している。マルチコア回路において冗長なコアを1個用意して電源遮断により劣化を回復させる。回路動作中にマルチコアを1個ずつ冗長コアに割り当てることにより、集積回路全体の性能を損なわずに長寿命化できることを述べている。</p> <p>第5章では、ランダムテレグラフノイズによるトランジスタドレイン電流の揺らぎ量が、ゲート電圧や基板電圧によって変化することを確認している。</p> <p>第6章では、回路内のトランジスタで発生するランダムテレグラフノイズが論理回路の遅延に及ぼす影響を評価するために、リング発振回路の発振周波数揺らぎとして遅延変動を評価した結果について述べている。12,600個のリング発振回路について発振周波数揺らぎを測定することにより、回路遅延揺らぎ量が対数正規分布に従っていることや、電源電圧を低下させた場合に深刻な遅延揺らぎが発生することを述べている。プロセスばらつきによる静的な遅延ばらつきと比べて、プロセスの微細化と集積トランジスタ数の増加により、ランダムテレグラフノイズによるばらつきの影響が相対的に増大することを述べている。一方、回路設計者がランダムテレグラフノイズの影響を抑制するための指針として、トランジスタ寸法を大きくすることや、論理段数を深くすることが有効であることを述べている。</p> <p>第7章は結論であり、本論文で得られた結果を総括的にまとめている。</p>			

注) 論文内容の要旨と論文審査の結果の要旨は1頁を38字×36行で作成し、合わせて、3,000字を標準とすること。

論文内容の要旨を英語で記入する場合は、400～1,100 wordsで作成し
審査結果の要旨は日本語500～2,000字程度で作成すること。

(論文審査の結果の要旨)

本論文は、トランジスタの微細化に伴って深刻化している負バイアス温度不安定性とランダムテレグラフノイズが論理回路の動作特性に及ぼす影響について検討を行っている。本論文で得られた成果は以下の通りである。

1. トランジスタのゲートに電圧を加えない状態でのリーク電流を測定することにより、ストレスを加えない状態での負バイアス温度不安定性の回復特性を測定する方法と、測定を高速に実行するための評価回路を考案した。
2. 考案した回復特性評価回路により、ゲートに加えた負バイアスのストレスを除去した後の400ナノ秒以降の領域において、経過時間に対して対数関数的に回復が進行することを求めた。
3. 負バイアス温度不安定性の回復現象を利用すれば、マルチコア集積回路の各コアの電源を順次切断して劣化を回復させることにより長寿命化が図れることを示した。
4. ランダムテレグラフノイズが論理回路の遅延に及ぼす影響を実験的に明らかにした。ランダムテレグラフノイズにより発生する遅延揺らぎ量の統計的分布が対数正規分布に従うことや、低電圧動作においては深刻な遅延揺らぎが発生することを示した。
5. ランダムテレグラフノイズによる遅延揺らぎとプロセスばらつきによる遅延変動を比較し、集積トランジスタ数の増加に対して指数関数的にランダムテレグラフノイズの影響が増加するため、微細プロセスで大規模に集積した回路ではランダムテレグラフノイズがプロセスばらつきと同等の影響を持ち得ることを予測した。一方で、動作電圧を上げたりトランジスタ寸法を増加させることによりランダムテレグラフノイズの影響が低減可能であることを示し、論理回路の設計指針を与えた。

以上、本論文はトランジスタの微細化に伴う負バイアス温度不安定性やランダムテレグラフノイズの諸問題に対して、トランジスタの電流特性での評価とともに回路動作における影響の評価を実験的におこなっている。また、集積回路の長寿命化やランダムテレグラフノイズの影響を低減化する設計指針を示している。本論文の内容は、学術上、応用上ともに関連する分野の発展に寄与するところが少なくない。よって本論文は博士（情報学）の学位論文として価値あるものとして認める。また平成27年2月23日に実施した論文内容とそれに関連した試問の結果、合格と認めた。

注) 論文審査の結果の要旨の結句には、学位論文の審査についての認定を明記すること。更に、試問の結果の要旨（例えば「平成 年 月 日論文内容とそれに関連した口頭試問を行った結果合格と認めた。」）を付け加えること。

Webでの即日公開を希望しない場合は、以下に公開可能とする日付を記入すること。
要旨公開可能日： 年 月 日以降